



Ordenadores - I. T. Telecomunicación

Examen ordinario - 25 de enero de 1.999

Notas importantes:

- No se considerarán válidas las soluciones entregadas a lápiz.
- En todas las hojas debe figurar el nombre del alumno y el grupo al que pertenece.
- Los problemas valen tres puntos cada uno; las cuestiones valen 0,5 puntos cada una.

Problema 1

Sea un procesador con una organización de dos buses y la estructura de la figura 1. Sus características fundamentales son:

- Registros de 8 bits.
- Formato de instrucciones formado por dos palabras de 8 bits cada una: la primera contiene el código de operación y la segunda una dirección.
- Sólo utiliza direccionamiento directo.
- La unidad aritmético-lógica tiene entradas A y B y salida F gobernadas por tres señales de control. Según dichas señales, el resultado obtenido es el siguiente:

000	A	100	not B
001	B	101	A + B
010	B + 1	110	A xor B
011	B - 1	111	A and B

- Los programas comienzan a ejecutarse en la línea 0.
- El conjunto de instrucciones del microprocesador es el que aparece en la tabla.

Código	Instrucción	Significado
000	LD x	$x \rightarrow A$
001	ST x	$A \rightarrow [x]$
010	ADD x	$A + [x] \rightarrow A$
011	SUB x	$A - [x] \rightarrow A$
100	CALL x	Llamada a subrutina x
101	JZ x	Salta a x si Z = 1
110	JMP x	Salta a x
111	JN x	Salta a x si N = 1

Se pide lo siguiente:

1. Indica las señales de control *imprescindibles* para el gobierno del procesador.
2. Diseñar un formato de microinstrucción apropiado.
3. Escribir el fragmento del microprograma que active las señales de control necesarias para ejecutar la instrucción CALL x.
4. Indicar el contenido de la memoria de control que contiene al fragmento del microprograma anterior.

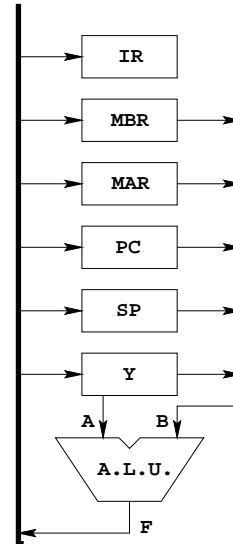


Figura 1: Arquitectura del problema 1.

Problema 2

Sea una memoria caché con 32 bloques agrupados en 8 conjuntos. Cada bloque tiene una capacidad de almacenamiento de 256 bytes. Se utiliza dicha caché para acelerar el acceso a una memoria principal de 1Mb.

1. Suponiendo que la función de mapa utilizada es la de correspondencia asociativa por conjuntos, indicar razonadamente en qué campos se divide la dirección y cuántos bits tiene cada campo.
2. Repetir el apartado anterior suponiendo que no existen conjuntos y la función de mapa utilizada es la de correspondencia directa.
3. Suponiendo que la caché es asociativa por conjuntos y que inicialmente está vacía, se ejecuta un programa que accede ordenadamente a los bytes situados en las siguientes direcciones:

0xE3901
0x24115
0x01124
0x00144
0xE39FE
0xFF9FF

- (a) Si el algoritmo de reemplazo es FIFO, indicar detalladamente cómo evoluciona el contenido de la caché.
- (b) Repetir el apartado anterior suponiendo que el algoritmo es LRU.



4. Si las seis direcciones anteriores hicieran referencia a datos de dos bytes en lugar de uno, ¿habría alguna diferencia en el comportamiento de la caché respecto al observado en el apartado anterior?

Cuestiones

Cuestión 1

Resumir brevemente las ventajas y desventajas del diseño y uso de unidades de control cableadas y microprogramadas.

Cuestión 2

Se desea construir una memoria RAM de 1Mb y se dispone de chips de 128Kx4 bits. Cada chip tiene, además del bus de datos y de direcciones, una entrada "chip select", una entrada de reloj, una línea "read" y una línea "write". Diseñar la memoria requerida, añadiendo los elementos necesarios.

Cuestión 3

Enumerar brevemente las funciones básicas de un sistema operativo.

Cuestión 4

Describir los fundamentos de un sumador con cálculo anticipado de acarreo.

Cuestión 5

Aplica el algoritmo de división sin restauración a la división de 37 entre 4, indicando detalladamente los pasos intermedios.

Cuestión 6

Escribe un fragmento de programa en lenguaje ensamblador del 8086 que implemente la multiplicación de enteros según el algoritmo de multiplicación por suma y desplazamiento.

Cuestión 7

En el segmento de datos de un programa en ensamblador tenemos la siguiente definición:

```
radio dd 12.25
```

Suponiendo que el formato utilizado es el IEEE 754, ¿cuál será el contenido de los 32 bits de memoria correspondientes a esa variable?

Cuestión 8

Cierta máquina tiene instrucciones de 32 bits y campos de operando de 8 bits. Este ordenador tiene instrucciones de 0, 1, 2 y 3 operandos. Teniendo en cuenta que necesitamos 252 instrucciones de 3 operandos, 550 de 1 operando y 100 instrucciones sin operandos, ¿cuál es el número máximo de instrucciones con dos operandos que puede tener este ordenador?.