

# Fundamentos y Arquitectura de Computadores

Examen ordinario, 7 de febrero 2005

Apellidos y nombre:

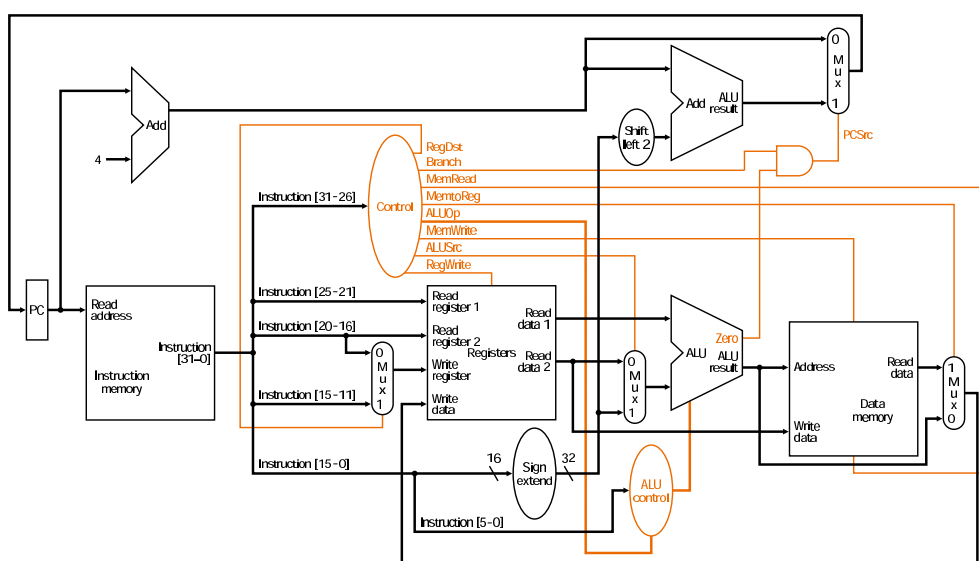
A

## Notas importantes

- No se considerarán válidas las soluciones entregadas a lápiz.
- El nombre del alumno debe figurar en todas las hojas entregadas, incluyendo el enunciado del examen, que debe entregarse. Todas las hojas se graparán juntas.
- Las cuestiones deberán resolverse dedicando como máximo media cara de una hoja A-4 para cada uno de ellas. Se valorarán negativamente las respuestas con una extensión superior.

## Problema 1 (2 puntos)

Sea la ruta de datos de la figura siguiente:



Responder razonadamente a las siguientes cuestiones:

1. ¿Por qué es necesario un multiplexor a la entrada Write Register del banco de registros? (0.5 puntos).
2. ¿Para qué sirve la salida Zero de la ALU principal? (0.5 puntos).
3. Supongamos que esta ruta de datos es capaz de ejecutar las instrucciones MIPS siguientes: add, addi, or, and, lw, sw y bne. Un amigo suyo quiere eliminar la señal de control MemToReg (la que gobierna el multiplexor de la derecha), y utilizar en su lugar la señal de control MemRead. ¿Funcionará la modificación? ¿Por qué? (1 punto).

## Problema 2 (3 puntos)

- Escribir una función en lenguaje ensamblador de MIPS que reciba como parámetros de entrada dos números  $a$  y  $b$  enteros y devuelva  $a^b$ . Cuidado:  $a$  y  $b$  son enteros, no naturales. Se valorará el uso de comentarios en la descripción de la solución. (1,5 puntos).
- Repetir el problema suponiendo que  $a$  es real. (Instrucciones útiles: add.s, mul.s, div.s, todas de tres registros.) (1,5 puntos).

## Cuestiones (1,25 puntos cada una)

- Cuestión 1** Funcionamiento de las cachés completamente asociativas. ¿Se utilizan en la práctica? Justifique su respuesta.
- Cuestión 2** Pasar a formato de coma flotante de simple precisión el número  $915,375 \cdot 10^5$ . Dar el resultado en hexadecimal.
- Cuestión 3** Describir cómo se implementa la instrucción slt de MIPS dentro de la ALU.
- Cuestión 4** Definir el concepto de proceso y explicar cómo la CPU gestiona su tiempo entre los diferentes procesos del sistema.