



Ordenadores

2º I. T. Telecomunicación

Examen extraordinario - 10 de julio de 2001

Notas importantes:

- No se considerarán válidas las soluciones entregadas a lápiz.
- En todas las hojas debe figurar el nombre del alumno.
- Se recomienda leer *detenidamente* los enunciados.
- Cada problema vale dos puntos; cada cuestión vale un punto.

Problema 1

Sea un procesador con una estructura interna como la mostrada en la figura 1. Sus características fundamentales son:

- Registros de 8 bits.
- Formato de instrucciones formado por una o dos palabras de 8 bits cada una. La primera contiene el código de operación; según la instrucción de que se trate, puede aparecer una segunda que contenga una dirección o un dato.
- La unidad aritmético-lógica tiene dos entradas, gobernadas por las señales $ALUin1$ y $ALUin2$ y una salida, gobernada por la señal Y . La operación a realizar por la ALU se codifica a través de tres señales de control, que en conjunto se representan con la flecha etiquetada *operación*.
- La ALU además actualiza el registro de banderas de estado (Flags) tras cada operación. Dicho registro sólo se actualiza en este caso.
- El conjunto de instrucciones del microprocesador es el que aparece en la tabla.

Código	Instrucción	Significado
0x00	LD DATO	$DATO \rightarrow X$
0x01	ST DIR	$Y \rightarrow DIR$
0x02	ADD DATO	$X + [DATO] \rightarrow Y$
0x03	SUB DATO	$X - [DATO] \rightarrow Y$
0x04	CALL DIR	Llamada a subrutina DIR
0x05	JMP DIR	Salta a DIR
0x06	RET	Retorno de subrutina

Se pide lo siguiente:

- Diseñar un formato de microinstrucción apropiado, utilizando codificación por campos. Realizar las suposiciones que se consideren pertinentes.

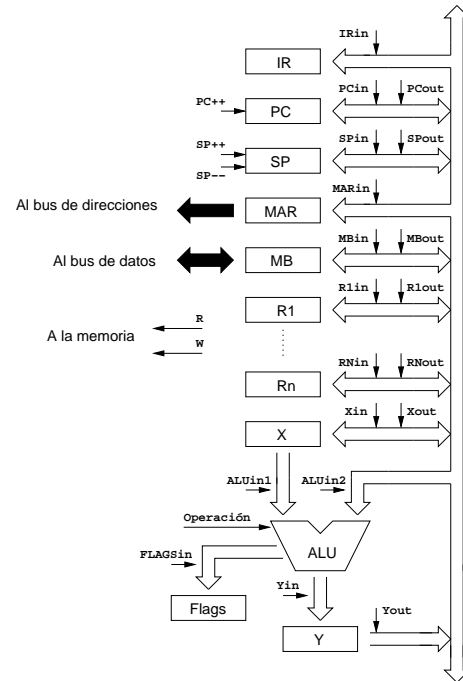


Figura 1: Arquitectura del problema 1.

- Escribir el fragmento del microprograma que active las señales de control necesarias para ejecutar secuencialmente las tres instrucciones siguientes:

```
LD 0x5
ADD 0x12
ST 0x100
```

- Indicar el contenido de la memoria de control resultante de codificar separadamente las fases de ejecución de las tres instrucciones anteriores.

Problema 2

Se dispone de la siguiente tabla de instrucciones, junto con sus probabilidades dinámicas de aparición:

Instrucción	Probabilidad
mov	40 %
add	27 %
sub	13 %
mul	10 %
call	5 %
ret	5 %

Se pide lo siguiente:



1. Elegir un formato de codificación para estas instrucciones, según el algoritmo de Huffman.
2. Elegir un formato de codificación para estas instrucciones, utilizando la técnica de los códigos de operación con extensión.
3. A la vista de los resultados obtenidos, discutir brevemente las ventajas e inconvenientes de ambos mecanismos de codificación.
4. ¿Resulta lógico que las probabilidades dinámicas de aparición de las instrucciones `call` y `ret` sean iguales? ¿Qué pasaría si se tratara de probabilidades estáticas?

Cuestión 6

Describir la utilidad del mecanismo de paginación, cómo se implementa y cómo se accede a la información de memoria utilizando este mecanismo.

Cuestión 1

Definir *brevemente* cada uno de los siguientes modos de direccionamiento, indicando la localización del operando en cada uno de ellos.

- Direccionamiento directo de registro.
- Direccionamiento directo.
- Direccionamiento indirecto.
- Direccionamiento relativo.
- Direccionamiento por base y desplazamiento.

Cuestión 2

Describir los fundamentos matemáticos del sumador con acarreo anticipado, y en qué pasos realiza la suma un sumador de este tipo.

Cuestión 3

Describir el uso de la E/S aislada y de la E/S mapeada aplicadas a la organización de la E/S a través de bus único. Enumerar las ventajas e inconvenientes de ambos métodos.

Cuestión 4

Describir la estructura de interrupciones del 8086, y cómo se atiende una interrupción vectorizada.

Cuestión 5

Explicar qué es el bloque de control de proceso, para qué sirve y qué datos contiene.