

TEMA – 5

DISPOSITIVOS LÓGICOS PROGRAMABLES Y MEMORIAS.

1. Introducción.

Las modernas técnicas de circuitos integrados permiten combinar miles e incluso millones de puertas dentro de un solo encapsulado. Esto ha llevado a la fabricación de diseños más complejos como los dispositivos lógicos programables, memorias y microprocesadores, que proporcionan dentro de un solo chip circuitos que requieren gran cantidad de componentes discretos.

2. Dispositivos lógicos programables.

Los dispositivos lógicos programables (*Programmable Logic Device*, PLD) contienen una gran cantidad de puertas lógicas dentro de un solo encapsulado y permiten al usuario determinar como éstas deben unirse. Esta tecnología se conoce también como **lógica programable**, pues las puertas no están comprometidas con ninguna función específica. Se utilizan tanto en aplicaciones combinacionales como secuenciales.

En muchas aplicaciones, los PLDs y, en concreto las matrices lógicas programables (*Programmable Array Logic*, PAL) y las matrices lógicas genéricas (*Generic Array Logic*, GAL) pueden emplearse para reemplazar dispositivos lógicos SSI y MSI consiguiendo con ello una reducción de etapas y costes.

Un PLD está formado por una matriz de puertas AND y puertas OR que se pueden programar para conseguir funciones lógicas dadas. Existen cuatro tipos de dispositivos que se clasifican como PLDs:

- La memoria programable de sólo lectura (*Programmable Read Only Memory*, PROM).
- La matriz lógica programable PLA (*Programmable Logic Array*).
- La matriz lógica programable PAL (*Programmable Array Logic*).
- La matriz lógica genérica GAL (*Generic Array Logic*).

2.1. Matrices programables.

Todos los PLDs están formados por matrices programables. Una matriz programable es una red de conductores distribuidos por filas y columnas con un fusible en cada punto de intersección.

2.1.1. Matriz OR.

Está formada por una serie de puertas OR conectadas a una matriz programable con fusibles en cada punto de intersección de una columna y una fila, como muestra la figura 5.1. La matriz se programa fundiendo los fusibles para eliminar las variables seleccionadas de las funciones de salida, como ilustra la parte (b). Para cada una de las entradas de la puerta OR sólo queda intacto un fusible que conecta la variable deseada a la entrada de la puerta. Una vez que el fusible está fundido no se puede volver a conectar.

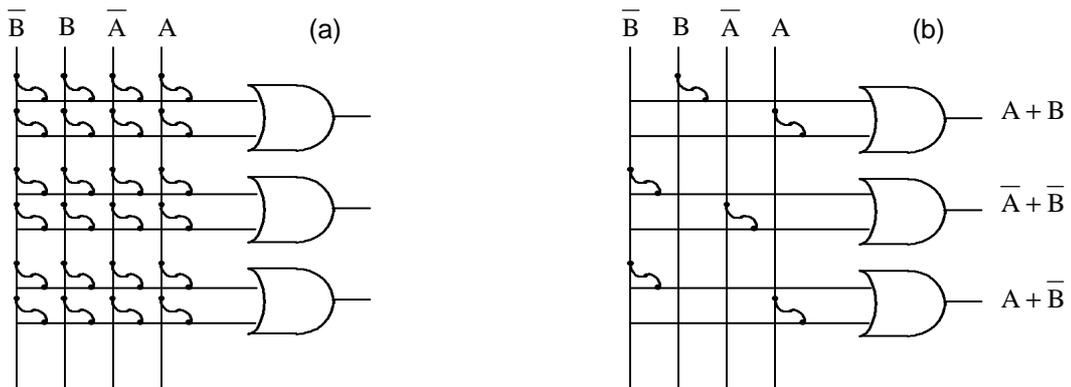


Figura 5.1 (a) Matriz OR. (b) Matriz OR programada.

2.1.1. Matriz AND.

Este tipo de matriz está formado por puertas AND conectadas a una matriz programable con fusibles en cada punto de intersección como muestra la figura 5.2. Al igual que la matriz OR se programa fundiendo los fusibles para eliminar las variables de las funciones de salida, como muestra la parte (b).

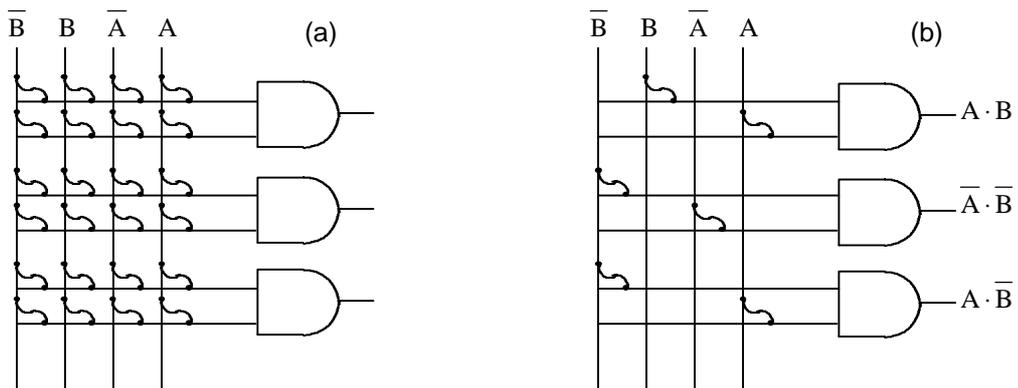


Figura 5.2 (a) Matriz AND. (b) Matriz AND programada.

2.2. Clasificación de PLDs.

Se clasifican de acuerdo a su arquitectura, es decir, la ordenación funcional de los elementos internos que proporciona al dispositivo sus características específicas.

- **Memoria programable de sólo lectura** (*Programmable Read Only Memory, PROM*).

Está formada por un conjunto fijo de puertas AND (no programable) conectadas como decodificador y una matriz programable OR, como muestra la figura 5.3. Se utiliza como memoria direccionable y no como dispositivo lógico.

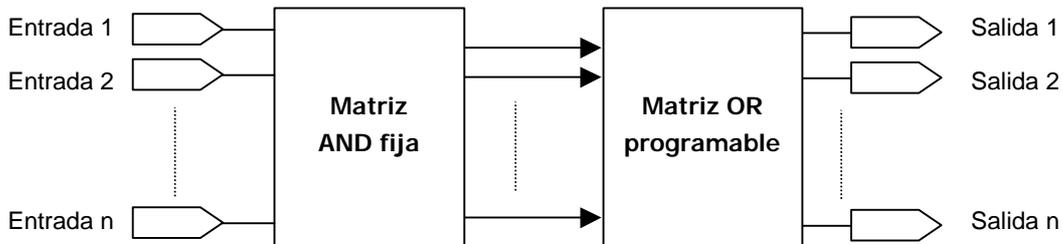


Figura 5.3 Diagrama de bloques de una PROM.

- **Matriz lógica programable PLA** (*Programmable Logic Array*).

Es un PLD formado por una matriz AND programable y una matriz OR programable. También se denomina FPLA (*Field Programmable Logic Array*) debido a que es el usuario y no el fabricante el que la programa.

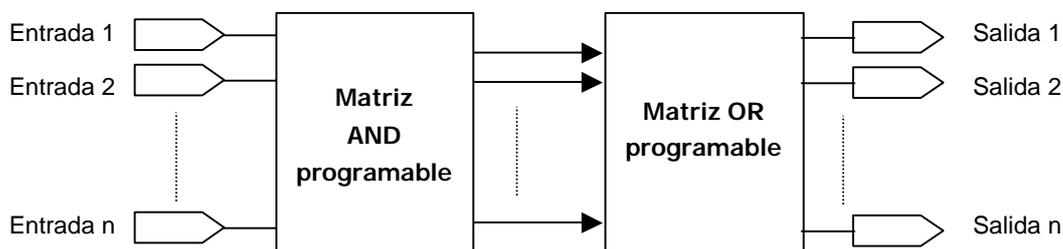


Figura 5.4 Diagrama de bloques de una PLA.

- **Matriz lógica programable PAL** (*Programmable Array Logic*).

Se ha desarrollado para superar ciertas desventajas de la PLA, tales como largos retardos debidos a fusibles adicionales que resulta de la utilización de dos matrices programables y la mayor complejidad del circuito. La PAL básica está formada por una matriz AND programable y una matriz OR fija con la lógica de salida.

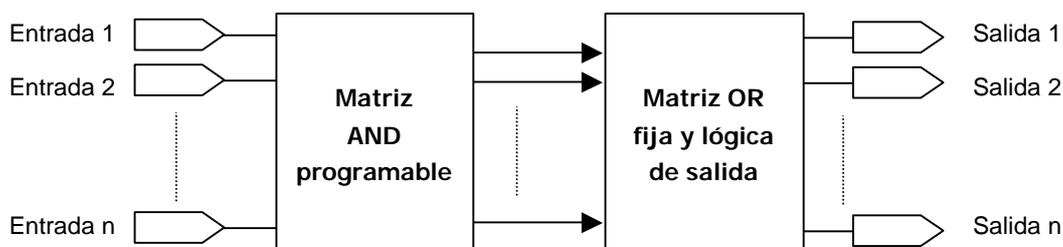


Figura 5.5 Diagrama de bloques de una PAL.

▪ **Matriz lógica genérica GAL (Generic Array Logic).**

Es el desarrollo más reciente. Al igual que la PAL se forma con una matriz AND programable y una matriz OR fija. Las dos principales diferencias son:

- Es reprogramable: usa la tecnología E²CMOS (*Electrically Erasable CMOS*) CMOS borrrable eléctricamente en lugar de fusibles.
- Tiene configuraciones de salida programables.

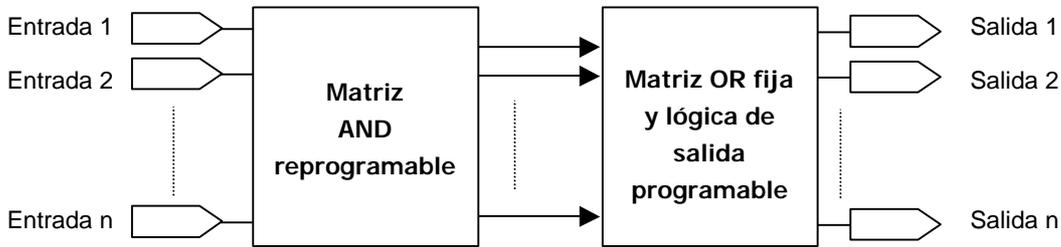


Figura 5.6 Diagrama de bloques de una GAL.

2.3. Matriz lógica programable PAL.

Los dispositivos lógicos programables que se usan más comúnmente para la implementación lógica son la PAL y la GAL.

Una PAL está formada por una matriz de puertas AND programable, conectada a una matriz de puertas OR fija. Esta estructura permite implementar cualquier suma de productos lógica con un número de variables definido (en el tema 2 se vio como cualquier función lógica puede expresarse como suma de productos).

En la figura 5.7 se ilustra la estructura básica de una PAL para dos variables de entrada y una de salida, aunque la mayoría de PALs tienen muchas entradas y muchas salidas.

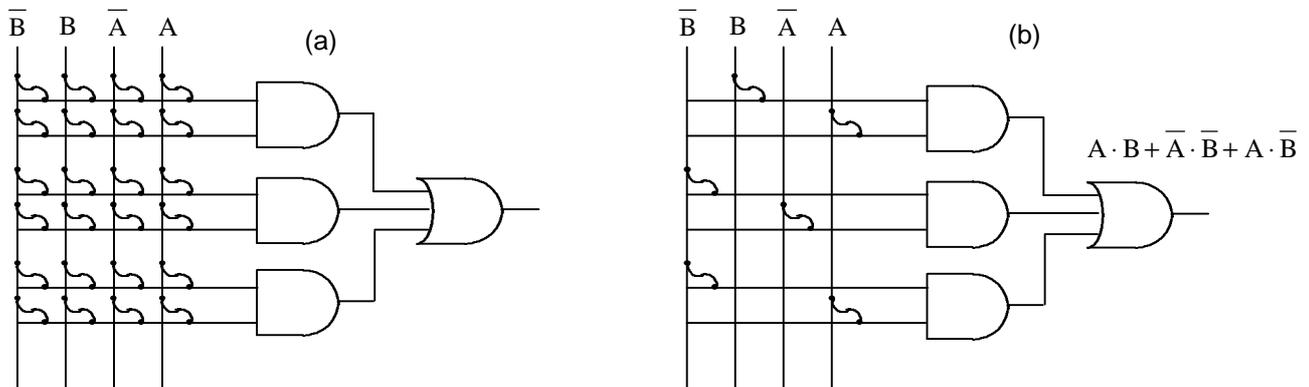


Figura 5.7 (a) Estructura básica de una PAL. (b) Ejemplo de implementación de una suma de productos

Existe una gran variedad de PALs cada una de las cuales se identifica mediante una referencia. Este referencia siempre comienza con el prefijo PAL. Los dos primeros dígitos que siguen indican el número de entradas. La letra siguiente indica el tipo de salida: L = LOW (activa a nivel bajo), H = HIGH (activa a nivel alto) y P = polaridad programable. Y los últimos dos dígitos designan el número de salidas. Por ejemplo PAL10L8 designará a una PAL de 10 entradas activas a nivel bajo y 8 salidas. Esta referencia, además, puede llevar subíndices que especifican la velocidad, tipo de encapsulado y el rango de temperatura.

3. Memorias.

Las memorias son dispositivos de almacenamiento de datos binarios de largo o corto plazo. En el tema 3 se vieron los registros de desplazamiento que son tipos de dispositivos de almacenamiento. Esencialmente un registro de desplazamiento es una memoria a pequeña escala.

En este capítulo se estudian las memorias para almacenamiento a largo plazo y de cantidades grandes de información.

Como regla general las memorias almacenan datos en unidades generalmente de 8 bits (bytes). Una unidad completa de información se denomina **palabra** y está formada por uno o varios bytes.

3.1. Matriz de memoria semiconductor básica.

Cada elemento de memoria puede almacenar un '1' o un '0' y se denomina celda. Las memorias están formadas por matrices de celdas. La situación de cada celda se especifica por una fila y una columna. Una matriz de 64 celdas se puede organizar como una memoria de 8 bytes, como se ilustra en la figura 5.8.

Una memoria se identifica por el número de palabras que puede almacenar multiplicado por el tamaño de la palabra. Por ejemplo una memoria de 16K x 4 puede almacenar 16.384 (2^{14} , $1K = 2^{10}$) palabras de 4 bits. Es decir, la memoria se identifica por su **capacidad**.

La posición de una unidad de datos en una matriz de datos se denomina **dirección**. La dirección de un bit será la fila y la columna, y la dirección de un byte la fila.

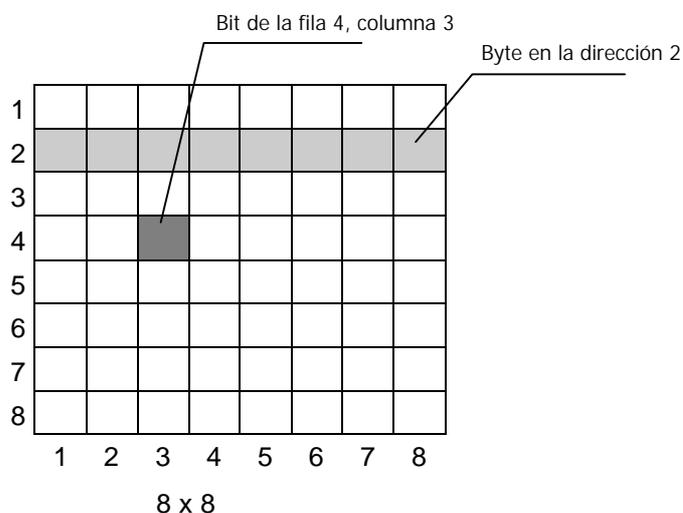


Figura 5.8 Esquema de una memoria de 8 x 8.

3.2. Operaciones básicas de las memorias

Las operaciones básicas de una memoria son las de escritura y lectura. La operación de **escritura** coloca los datos en una posición específica de la memoria y la operación de **lectura** extrae los datos de una posición específica de la memoria.

Los datos se introducen y se extraen a través de un conjunto de líneas denominado **bus de datos** (figura 5.9). Además en las operaciones de escritura y de lectura se tiene que seleccionar una dirección introduciendo un código binario, que representa la dirección deseada, en un conjunto de líneas denominado **bus de direcciones**. El código de dirección se decodifica y de esa forma se selecciona la dirección adecuada.

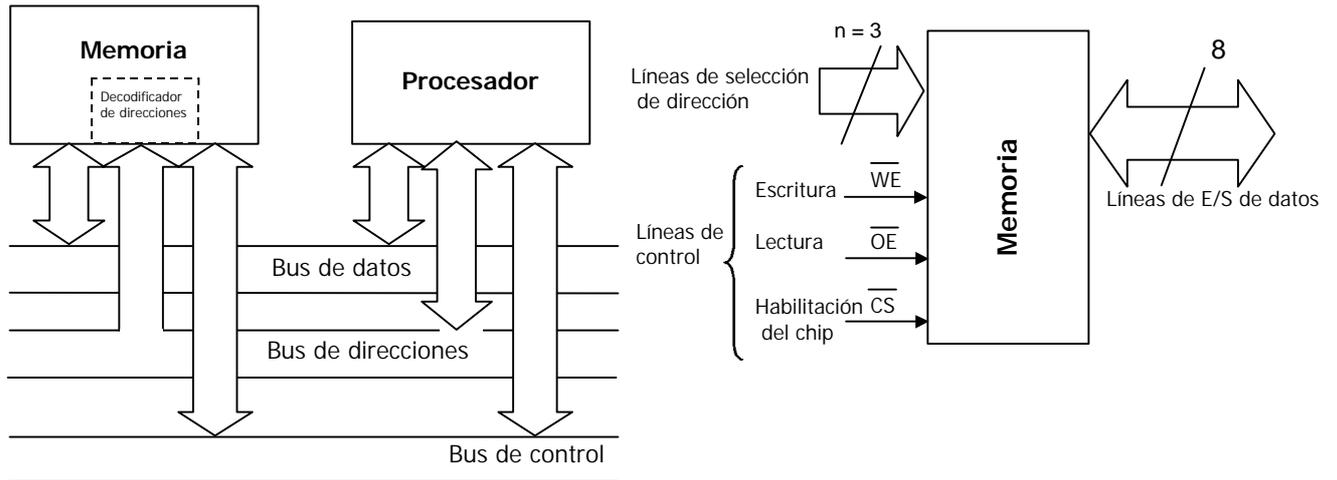


Figura 5.9 Diagrama de una memoria y los buses de comunicación con el procesador.

Las posiciones que podemos seleccionar de una memoria, es decir su capacidad, será igual a 2^n , siendo n las líneas del bus de direcciones.

3.2.1. Operación de escritura.

Para almacenar un byte de datos en memoria, se introduce en el bus de direcciones el código binario de la posición de memoria donde se quiere escribir el dato. Una vez que el código de dirección está ya en el bus, el decodificador de direcciones lo decodifica y selecciona la posición de memoria especificada. La memoria recibe entonces, del bus de control una orden de escritura y los datos almacenados en el registro de datos se introducen en el bus de datos y se almacenan en la dirección de memoria seleccionada. Cuando se escribe un nuevo byte de datos en una dirección de memoria se destruye el byte que estaba en esa dirección.

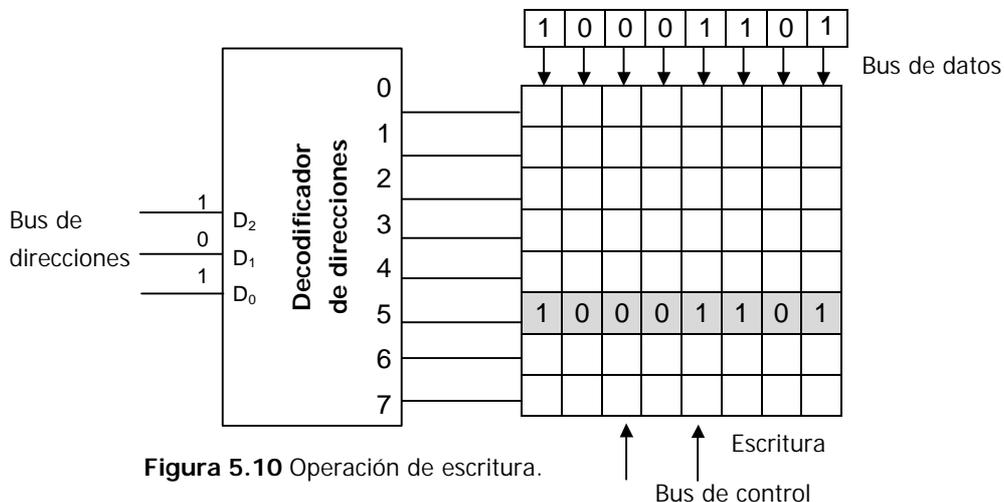


Figura 5.10 Operación de escritura.

3.2.1. Operación de lectura.

De nuevo se introduce en el bus de direcciones el código binario de la posición de memoria de donde se quiere leer el dato. El decodificador de direcciones decodifica dicho código y selecciona la posición de memoria especificada. La memoria recibe entonces, del bus de control una orden de lectura y una copia del byte de datos, almacenado en la dirección de memoria seleccionada, se introducen en el bus de datos y se carga en el registro de datos. Cuando se lee un byte de datos en una dirección de memoria éste sigue almacenado en dicha dirección.

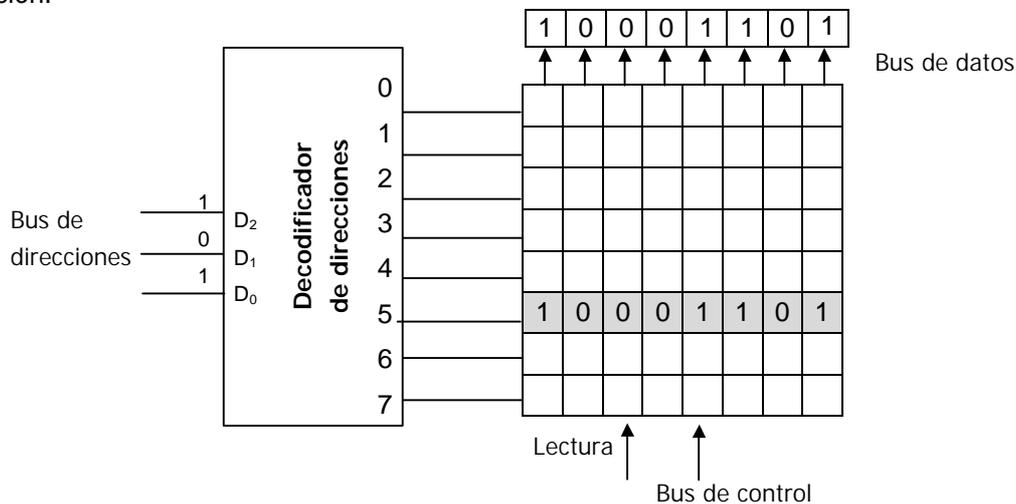


Figura 5.11 Operación de lectura.

3.3.- Tipos de memoria.

Existen distintas formas de memoria que tienen características diferentes. Las principales son:

3.3.1. RAM

La información que debe cambiarse durante el funcionamiento de un programa suele almacenarse en **memoria de acceso aleatorio** o **RAM** (*random access memory*), que es el nombre asignado a la memoria de escritura y lectura rápidas. El nombre se debe al hecho de que en estos dispositivos se puede tener acceso a cualquier byte de información con la misma rapidez (esto no es cierto para dispositivos de almacenamiento como las cintas magnéticas, pues tardará más tiempo en llegar a los datos del final de la cinta que a aquellos que se encuentran al principio). Un nombre más apropiado sería memoria de lectura/escritura, pero la palabra RAM es de uso universal y ha quedado establecida.

La RAM se implanta mediante una de las dos técnicas siguientes:

- La **RAM estática (SRAM)** utiliza un circuito biestable similar al que se describió con anterioridad (tema 3). La información que se escribe en este dispositivo se mantiene indefinidamente siempre y cuando se mantenga la alimentación.

La figura 5.12 presenta un diagrama lógico funcional de una celda SRAM. La celda se selecciona poniendo a nivel alto las líneas de fila y de columna. Cuando la línea \overline{WRITE} está a nivel bajo (escritura), el bit de datos de entrada se escribe en la celda. Cuando la línea \overline{WRITE} está a nivel alto (lectura), la celda no se ve afectada, pero el bit de dato almacenado (Q) pasa a la línea de salida de dato.

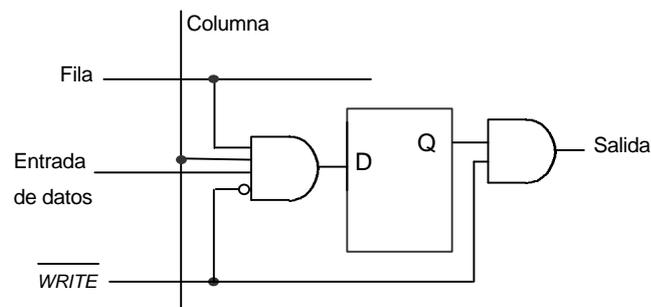


Figura 5.12 Celda SRAM.

- La **RAM dinámica (DRAM)** almacena información mediante la carga o descarga de una matriz de condensadores (figura 5.13). La RAM dinámica requiere mucho menos componentes por cada bit de información almacenada, lo cual permite que se integren más elementos de almacenamiento dentro de un solo chip. Sin embargo tiene la desventaja de que las cargas en el condensador tienden a deteriorarse con el tiempo, lo cual hace necesario que se refresquen los dispositivos en forma periódica mediante la aplicación de una secuencia apropiada de señales de control. En este tipo de celda el transistor actúa como interruptor.

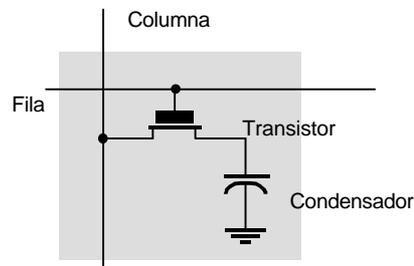


Figura 5.13 Celda DRAM.

Una de las características de la RAM es que es **volátil**. Es decir, pierde su contenido una vez que se ha desconectado la alimentación. En la actualidad se fabrican **RAM no volátiles**, aunque en realidad se trata de RAM volátiles con muy bajo consumo (elaboradas por medio de tecnología CMOS) con una batería integrada. Estos dispositivos tienen una vida útil de unos diez años y resultan adecuados para muchas aplicaciones en las que se requiere la retención de los datos.

3.3.2. ROM

La ROM (*read only memory*) es la **memoria de sólo lectura**, es decir, el procesador puede leer de ella pero no puede escribir en ella. Estos dispositivos no son volátiles, y por tanto son adecuados para almacenar programas o cualquier información que no deba cambiar. Hay muchos tipos de ROM (Tabla 5.1).

Tabla 5.1 Siglas para los diversos tipos de ROM.

Siglas	Descripción
ROM	Memoria de sólo lectura
PROM	Memoria de sólo lectura programable
EPROM	Memoria de sólo lectura programable y borrrable
EEPROM	Memoria de sólo lectura eléctricamente programable y borrrable

- Algunas memorias de sólo lectura son programables por máscara (**ROM**), lo cual significa que el fabricante del chip lo programó en la última etapa de la producción. Ésta es la opción más atractiva para la producción de grandes tiradas, pero no es adecuada para el desarrollo de baja tirada por su elevado coste. Una ROM puede estar fabricada tanto en tecnología bipolar como MOS.

La figura 5.14 muestra celdas ROM bipolar. La presencia de una unión desde una línea de fila a la base de un transistor representa un '1' en esa posición. En las uniones fila/columna en las que no existe conexión de base, las líneas de la columna permanecerán a nivel bajo ('0') cuando se direcciona la fila.

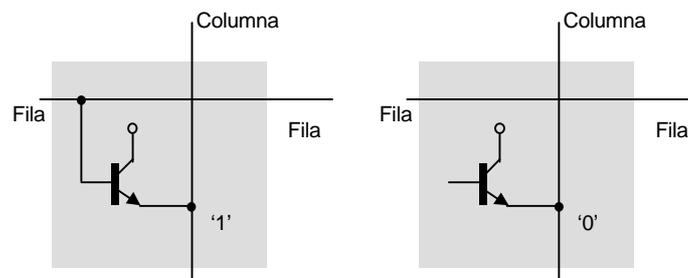


Figura 5.14 Celdas ROM bipolares.

La figura 5.15 muestra celdas ROM con transistores MOS. Básicamente son iguales que las anteriores, excepto que están fabricadas con MOSFETs.

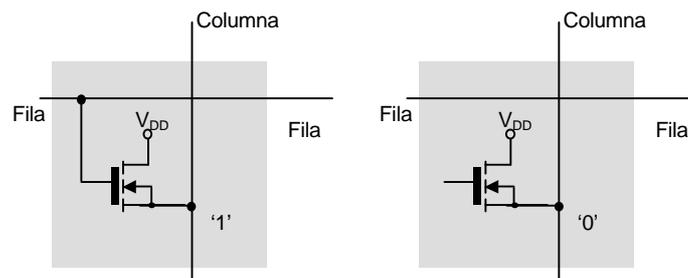


Figura 5.15 Celdas ROM MOS.

- Una alternativa para proyectos pequeños es el uso de una de las memorias de sólo lectura programables o **PROM** (*programmable read only memories*). Éstas existen en muchas variantes, pero todas permiten que el usuario programe el dispositivo por sí mismo, ahorrándose el alto costo de la producción de la máscara. Una característica de estos dispositivos es que una vez programados no se les puede modificar.
- Para lograr un desarrollo de sistemas flexible resulta provechoso tener un dispositivo de memoria que se pueda programar y luego reprogramar si fuera necesario. Estas características son parte de las memorias de sólo lectura programables y borrables o **EPROM** (*erasable and programmable read only memories*). Aunque el término se puede aplicar a varios componentes, por lo general esta descripción se aplica a la memoria que se borra por exposición a la luz ultravioleta (UV). Los chips cuentan con una ventana de mica que permite que la luz ultravioleta llegue a la superficie del silicio. La programación se realiza generalmente por medio de un programador EPROM. Las EPROM son muy utilizadas en el desarrollo de sistemas, en la elaboración de prototipos y en la producción de baja tirada. Sin embargo, tienen la desventaja de que por lo general se les debe retirar del circuito y colocar en un borrador y un programador especiales para que se puedan modificar.

- Otra forma de PROM, la **EEPROM** (*electrically erasable and programmable read only memory*) se puede modificar en forma eléctrica sin necesidad de una fuente de luz ultravioleta, como sucedía con las anteriores. Esto permite modificar o cambiar un programa mientras el chip está colocado en su circuito.

Podría parecer que la EEPROM se debe clasificar como una RAM ya que se puede escribir (programar) así como leer. Sin embargo, debe hacerse notar que una RAM en general se puede escribir y leer en una fracción de microsegundo. Una EEPROM se puede leer a esta velocidad, pero es posible que se necesiten 10 ms para escribir un solo byte. Entonces la EEPROM es un dispositivo de rápida lectura pero lenta escritura, y se le describe mejor como una ROM que como una RAM.

3.3.3. FLASH

Las memorias flash son memorias de lectura/escritura de alta densidad (alta densidad se refiere a gran capacidad de almacenamiento de bits) que no son volátiles, lo que significa que los datos se pueden almacenar indefinidamente sin necesidad de alimentación.

Al poseer alta densidad puede almacenar en una pequeña superficie de chip gran cantidad de celdas. Esta alta densidad se consigue con celdas formadas por un único transistor MOS. Un bit de datos se almacena con la carga o ausencia de carga en la puerta.

3.3.4 Comparación de las memorias flash con el resto de memorias.

Una memoria flash se puede reprogramar fácilmente dentro del sistema y la densidad de su memoria es comparable a la de la ROM y la EPROM, ya que todas utilizan celdas de un único transistor. La EEPROM utiliza un diseño de celda más complejo. Por otra parte la memoria flash (al igual que la ROM, EPROM o EEPROM) es no volátil, lo que permite almacenar los datos indefinidamente sin alimentación (tabla 5.2).

Las memorias estáticas SRAM son volátiles, por lo que requiere de alimentación constante para mantener los datos. En muchas aplicaciones se utiliza una batería, sin embargo no se puede garantizar que los datos permanezcan porque siempre existe la posibilidad de que la batería falle. Como las celdas de una SRAM son biestables (formado por varios transistores) la densidad es relativamente baja.

Las memorias DRAM son de alta densidad pero no sólo requieren de alimentación constante para mantener los datos, sino que también los datos almacenados deben refrescarse frecuentemente. Típicamente una memoria flash consume menos potencia que una DRAM equivalente.

Tabla 5.2 Comparación de los tipos de memoria.

Tipo de Memoria	No volátil	Alta densidad	Celda de un solo transistor	Re-escribible en el sistema
Flash	Si	Si	Si	Si
SRAM	No	No	No	Si
DRAM	No	Si	Si	Si
ROM	Si	Si	Si	No
EPROM	Si	Si	Si	No
EEPROM	Si	No	No	Si